

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-126456  
 (43)Date of publication of application : 27.04.1992

(51)Int. Cl.

H04N 1/32  
 H03G 3/20  
 H04M 11/00

(21)Application number : 02-246181

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 18.09.1990

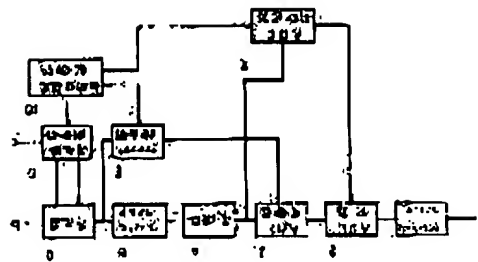
(72)Inventor : SHIBUYA KAZUTOSHI

## (54) MODEM FOR FACSIMILE EQUIPMENT

(57)Abstract:

**PURPOSE:** To converge a tap coefficient of an equalizer to an optimum value by keeping an amplification factor and a sampling timing set in 1st and 2nd feedback loops in the long training state, setting the amplification factor to the 1st feedback loop as the initial value and the sampling timing to the 2nd feedback loop as the initial value in the short training mode.

**CONSTITUTION:** An AGC control circuit 7 sets an optimum amplification factor of an AGC circuit 2 based on a level of a digital signal outputted from an A/D converter 3 in the long training mode. A timing extraction section 6 recovers a baud rate clock of a sender side from a base band signal to be inputted to generate an optimum sampling frequency. Then an initial value setting control section 10 in the short training mode uses a frequency division ratio corresponding to the optimum sampling frequency (converged frequency) stored in the long training mode as an initial value and sets it to the timing extraction section 6 and sets the optimum amplification factor (converged value) of the AGC circuit 2 stored in the long training mode to the AGC control circuit 7.



Searching PAJ

## LEGAL STATUS

- [Date of request for examination]
- [Date of sending the examiner's decision of rejection]
- [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
- [Date of final disposal for application]
- [Patent number]
- [Date of registration]
- [Number of appeal against examiner's decision of rejection]
- [Date of requesting appeal against examiner's decision of rejection]
- [Date of extinction of right]

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

## ⑫ 公開特許公報(A) 平4-126456

⑬ Int. Cl.<sup>3</sup>H 04 N 1/32  
H 03 G 3/20

H 04 M 11/00

識別記号

3 0 3

庁内整理番号

K 2109-5C  
A 7239-5J  
C 7239-5J  
7117-5K

⑭ 公開 平成4年(1992)4月27日

審査請求 未請求 請求項の数 1 (全6頁)

⑮ 発明の名称 ファクシミリ用モデム

⑯ 特 願 平2-246181

⑰ 出 願 平2(1990)9月18日

⑱ 発 明 者 渡 谷 和 俊 東京都日野市旭が丘3丁目1番地の1 株式会社東芝日野工場内

⑲ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁 理 士 本 田 崇

## 明 細 書

## 1. 発明の名称

ファクシミリ用モデム

## 2. 特許請求の範囲

受信信号の増幅率を調整して所定範囲内とする第1のフィードバックループと、この第1のフィードバックループによってレベルを調整された受信信号をデジタル化する際の前記受信信号のサンプリングタイミングを送信側のクロックに合わせる第2のフィードバックループと、デジタル化した受信信号を復調した信号を等化する等化手段とを備えたファクシミリ用モデムにおいて、ロングトレーニング時、前記第1のフィードバックループと第2のフィードバックループにて設定された前記増幅率と前記サンプリングタイミングとを保持する保持手段と、ショートトレーニング時、前記保持手段に保持された前記増幅率を初期値として第1のフィードバックループに設定すると共に前記保持手段に保持された前記サンプリングタイミングを初期値として第2のフィードバック

ループに設定する初期値設定手段とを具備したことを特徴とするファクシミリ用モデム、

## 3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明はCCITT勧告のG3モード通信を行う際にショートトレーニングモードを有するファクシミリ用モデムに関する。

(従来技術)

従来、ファクシミリ通信では、V27terのように、ロングトレーニングとショートトレーニングの時間の異なる2種類のトレーニング方法を探るものがある。ここで、ロングトレーニングは第3図に示すようなファクシミリのプロトコル上、TCFにて、ショートトレーニングはメッセージ伝送時に行われる。

第4図は従来この種のファクシミリ通信用モデムの一例を示したブロック図である。バンドパスフィルタ1によって抽出された受信信号はAGC回路2によってレベルを所定の範囲内に調整され

## 特開平4-126456(2)

た後、A/D変換器3に入力されてデジタル信号化される。デジタル信号化された画係信号は復調器4にて復調された後、ローパスフィルタ5でベースバンド信号となり等化器8及びタイミング抽出部6に入力される。タイミング抽出部6は入力されるベースバンド信号から送信側のボーレートクロックを再生し、これと受信側の基準クロックとの周波数及び位相差を算出して、前記送信側のボーレートクロックと一致するような前記基準信号の分周比を設定し、この分周比によって得られたクロックをA/D変換器3にサンプリングクロックとして出力することにより、入力されるアナログ受信信号をデジタル信号に変換する。

一方、AGC制御回路7はA/D変換器3から出力されるデジタル信号のレベルからAGC回路2の利得(増幅率)を算出して、これを前記AGC回路2に設定する。これによりAGC回路2は受信信号のレベルを所定範囲内(A/D変換器3の入力ダイナミックレンジ内)にして出力することができる。

に示す如く最速値に収束される。しかし、等化器8の前段にそれぞれ独立したフィードバックループを持つAGC回路2及びA/D変換器3があるため、前段のフィードバックループの収束の遅れは後段の収束の遅れに影響する。

例えば、第6図(A)に示す如く伝送路上の外乱によりAGC回路2の収束が遅れ、その結果第6図(B)に示す如くタイミング抽出部6の収束が遅れると、A/D変換器3のサンプリングタイミングは送信側の伝送タイミングに比べてずれを生じる。これにより等化器8は前段の収束の遅れの影響を受けて、せっかく初期値をロングトレーニング時の収束値に設定していても、タップ係数は第6図(C)に示す如く、ショートトレーニング終了時間 $t_0$ 内に最速値に収束しないということが生じる。このような状態で、画係の信号を受信すると、等化器8が発散したり或いは出力の揺らぎが大きくなって、受信信号の誤判定等を生じるという欠点があった。

(発明が解決しようとする課題)

このようなAGC回路2の制御ループ及びA/D変換器3のサンプリングタイミングを設定する制御ループ等によって、受信側のモデムは送信側の伝送タイミングに従って送信信号を受信することができる。上記のような動作はTCFにおけるロングトレーニング時に行われ、この時、収束した等化器のタップ係数を等化器制御部9は保持しておく。

次にメッセージ伝送時に行われるショートトレーニング時、等化器制御部9は前記ロングトレーニング時に保持した等化器8のタップ係数を等化器8の初期値に設定する。この状態でショートトレーニングが開始されると、AGC回路2の増幅率制御ループは第5図(A)に示すような経過にて最速値に収束された後、A/D変換器3のサンプリングタイミングを設定する制御ループによって、タイミング抽出部6におけるタイミング抽出用のクロックの分周比が第5図(B)に示す如く最速値に収束される。

しかる後、等化器8のタップ係数が第5図(C)

上記のような従来のモデムにて、AGC回路2の増幅率を設定する制御ループやA/D変換器3のサンプリングタイミングを設定する制御ループを妨げる外乱が受信信号に含まれると、ショートトレーニング終了時間 $t_0$ 内に等化器8の前記タップ係数が最速値に収束しないことが生じ、その結果、等化器8が発散、出力の揺らぎ、受信信号の誤判定等の不具合が生じる欠点があった。

そこで本発明は上記の欠点を除去するもので、ショートトレーニング終了時間内に等化器のタップ係数を最速値に収束させることができるファクシミリ用モデムを提供することを目的としている。

(発明の構成)

(課題を解決するための手段)

本発明は受信信号の増幅率を調整して所定範囲内とする第1のフィードバックループと、この第1のフィードバックループによってレベルを調整された受信信号をデジタル化する際の前記受信信号のサンプリングタイミングを送信側のクロックに合わせる第2のフィードバックループと、デ

特開平4-126456(3)

デジタル化した受信信号を復調した信号を等化する等化手段とを備えたファクシミリ用モデムにおいて、ロングトレーニング時、前記第1のフィードバックループと第2のフィードバックループにて設定された前記増幅率と前記サンプリングタイミングとを保持する保持手段と、ショートトレーニング時、前記保持手段に保持された前記増幅率を初期値として第1のフィードバックループに設定すると共に前記保持手段に保持された前記サンプリングタイミングを初期値として第2のフィードバックループに設定する初期値設定手段とを具備した構成を有する。

#### (作用)

本発明のファクシミリ用モデムにおいて、ロングトレーニング時、保持手段は第1のフィードバックループと第2のフィードバックループにて設定された増幅率とサンプリングタイミングとを保持する。ショートトレーニング時、初期値設定手段は前記保持手段に保持された前記増幅率を初期値として第1のフィードバックループに設定す

ると共に前記保持手段に保持された前記サンプリングタイミングを初期値として第2のフィードバックループに設定する。

#### (実施例)

以下、本発明の一実施例を図面を参照して説明する。第1図は本発明のファクシミリ用モデムの一実施例を示したブロック図である。1は回線上の受信信号を抽出するバンドパスフィルタ(BPF)、2は受信信号のレベルを所定範囲内に調整するAGC回路、3は受信信号をデジタル化するA/D変換器、4はデジタル受信信号を復調する復調器、5は復調されたデジタル信号から2倍周波数成分をカットするローパスフィルタ(LPF)、6はA/D変換器3のサンプリング周波数を供給するタイミング抽出部、7はAGC回路2の増幅率を最適値に設定するAGC制御回路、8は復調されたデジタル受信信号を等化する等化器、9は等化器8にて収束されたタップ係数を保持すると共に、この保持したタップ係数を前記等化器8に初期値として設定する等化器制御部、

10はAGC制御回路7で収束された増幅率及びタイミング抽出部6にて収束されたA/D変換器3のサンプリング周波数を保持し、これら保持した値を初期値としてAGC制御回路7及びタイミング抽出部6に設定する初期値設定制御部である。

ここで、AGC回路2、A/D変換器3及びAGC制御回路7は第1のフィードバックループを、A/D変換器3、復調器4、ローパスフィルタ5及びタイミング抽出部6は第2のフィードバックループを構成し、等化器8と等化器制御部9は等化手段を構成している。又、初期値設定制御部10は保持手段と設定手段を構成している。

次に本実施例の動作について説明する。まず、ロングトレーニング時、変調されたロングトレーニング受信信号はバンドパスフィルタ1を介してAGC回路2に入力され、ここでレベルを所定範囲内に調整された後、A/D変換器3に入力されてデジタル化され、このデジタル信号が復調器4に入力される。復調器4では、デジタル化されたデジタル変調受信信号が復調され、更に、ローパ

スフィルタにて2倍周波数成分がカットされてベースバンド信号となり、これが等化器8及びタイミング抽出部6に入力される。等化器8は入力されるベースバンド信号を等化して図示されない次段に出力する。

この際、AGC制御回路7はA/D変換器3から出力されるデジタル信号のレベルからAGC回路2の最適な増幅率を設定する。タイミング抽出部6は入力されるベースバンド信号から送信側のボーレートクロックを再生し、これに基づいて基準信号の分周比を設定して、最適なサンプリング周波数を作成し、これをA/D変換器3に供給する。初期値設定制御部10はAGC回路2の最適増幅率(収束値)を保持すると共に、A/D変換器3の最適サンプリング周波数(収束値)を保持する。また、等化器制御部9は等化器8の位相制御部からの情報に基づいて等化器8のタップ係数の更新を行い、その結果、収束されたタップ係数を保持する。

次にショートトレーニング時、初期値設定制御

## 特開平4-126456 (4)

部10はロングトレーニング時に保持したA/D変換器3の最速サンプリング周波数(収束値)に対応する分周比を初期値としてタイミング抽出部6に設定すると共に、ロングトレーニング時に保持したAGC回路2の最速増幅率(収束値)をAGC制御回路7に設定する。

その後、ショートトレーニング信号がバンドパスフィルタ1を介してAGC回路2に入力されて所定範囲内のレベルの信号に調整され、この信号がA/D変換器3にてデジタル化されて復調器4に入力される。AGC制御回路7はA/D変換器3のデジタル信号のレベルに基づいて、AGC回路2の最速増幅率を算出して漸次AGC回路2に設定する。これにより、第2図(A)で示す如く、AGC回路2の増幅率は急速に最速値に収束される。復調器4にて復調されたデジタル信号は、ローパスフィルタ5によって2倍周波数成分がカットされて、ベースバンド信号となり、これが等化器8及びタイミング抽出部6に入力される。

タイミング抽出部6は入力されるベースバンド

信号から送信側のボーレートクロックを再生し、これに基づいて基準信号の分周比を設定して、最適なサンプリング周波数を作成し、これをA/D変換器3に供給する。この際、タイミング抽出部6における前記分周比の設定も第2図(B)に示す如く、急速に収束する。等化器8は入力されるベースバンド信号を等化して図示されない次段に出力する。この際、等化器制御部9はロングトレーニング時の等化器8の収束タップ係数を初期値とし、その後、等化器8の位相制御部からの情報に基づいて等化器8のタップ係数の更新を行うが、このタップ係数の更新も第2図(C)に示す如く、比較的早く最速値に収束し、ショートトレーニング終了時間t0内に収束する。

本実施例によれば、ショートトレーニング時、AGC回路2の増幅率を設定する制御ループやA/D変換器3のサンプリングタイミングを設定する制御ループも、ロングトレーニング時の各収束値を初期値として、前記増幅率の最適化及びサンプリングタイミングの最適化を行う(分周比の最

適化に同じ)ため、これら値を短時間内に収束させることができる。その結果、前段の等化器8のタップ係数の更新に与える影響を最小限に抑えることができるため、前記タップ係数も短時間で最速値に収束することができ、常にショートトレーニング終了時間t0内に収束を終了させることができる。これにより、等化器8の収束遅延による受信信号の補正が不十分になる不具合を回避することができる。

## 〔発明の効果〕

以上記述した如く本発明のファクシミリ装置によれば、ショートトレーニング終了時間内に等化器のタップ係数を最速値に収束させることができる。

## 4. 図面の簡単な説明

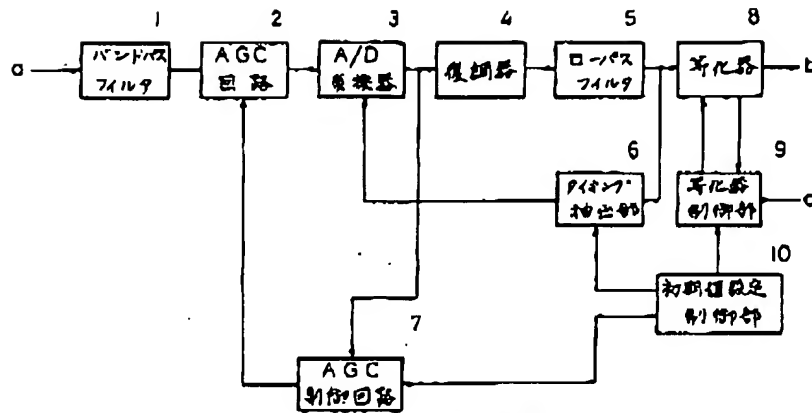
第1図は本発明のファクシミリ用モデムの一実施例を示したブロック図、第2図は第1図の回路で設定される各種設定値の収束状況を示した波形図、第3図は従来のG3通信時の通信プロトコルを示した図、第4図は従来のファクシミリ用モ

デムの一例を示したブロック図、第5図及び第6図は第4図の回路で設定される各種設定値の収束状況を示した波形図である。

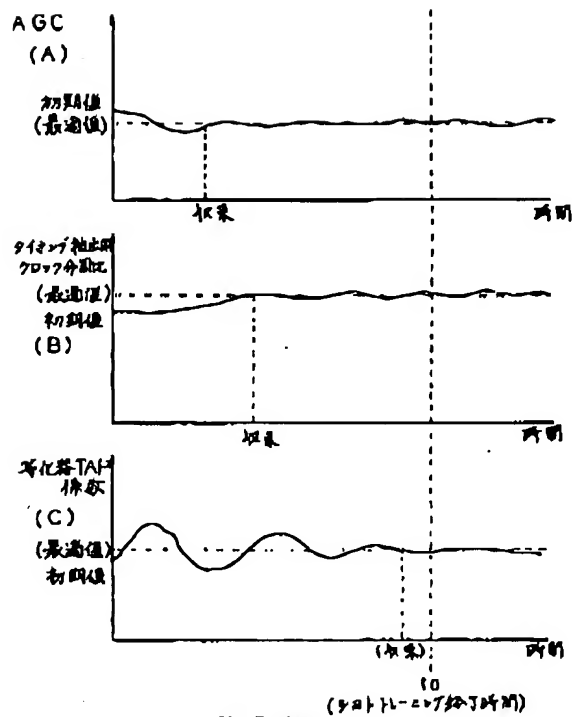
- 1…バンドパスフィルタ
- 2…AGC回路
- 3…A/D変換器
- 4…復調器
- 5…ローパスフィルタ
- 6…タイミング抽出部
- 7…AGC制御回路
- 8…等化器
- 9…等化器制御部
- 10…初期値設定制御部

代理人 弁理士 本 田 崇

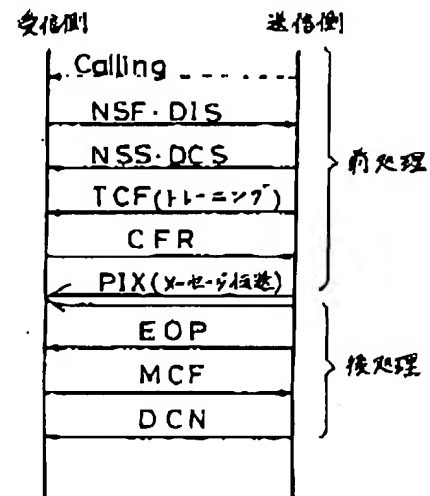
特開平4-126456 (5)



第 1 図

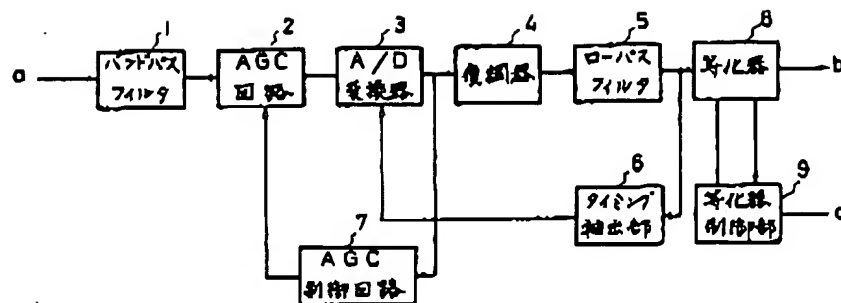


第 2 図

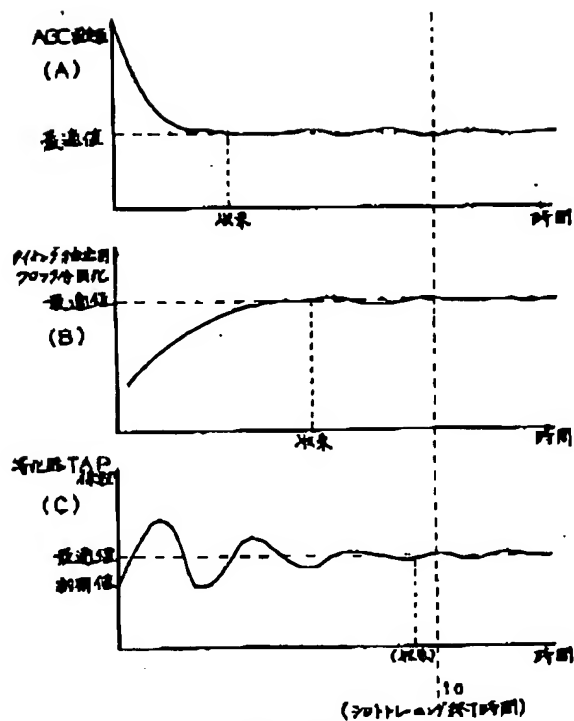


第 3 図

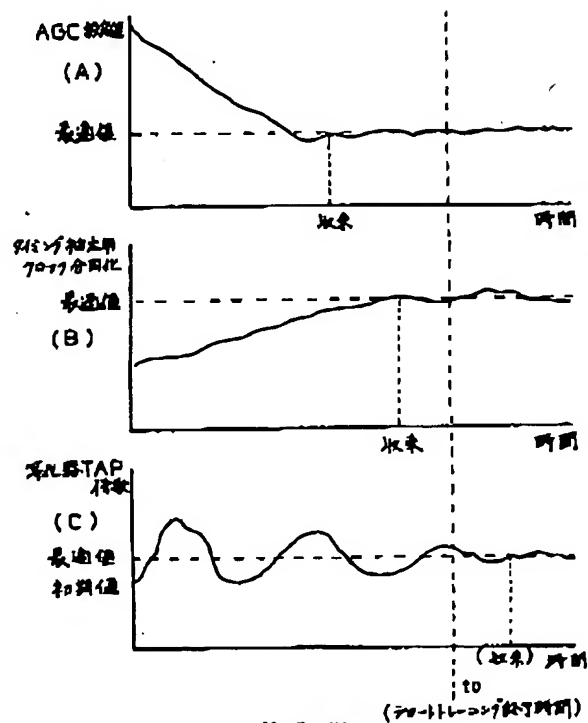
特開平4-126456 (6)



第4図



第5図



第5図